



(12)发明专利

(10)授权公告号 CN 107004600 B

(45)授权公告日 2020.06.19

(21)申请号 201580067957.0

(22)申请日 2015.10.14

(65)同一申请的已公布的文献号
申请公布号 CN 107004600 A

(43)申请公布日 2017.08.01

(30)优先权数据
2015-028974 2015.02.17 JP

(85)PCT国际申请进入国家阶段日
2017.06.13

(86)PCT国际申请的申请数据
PCT/JP2015/079022 2015.10.14

(87)PCT国际申请的公布数据
W02016/132594 JA 2016.08.25

(73)专利权人 株式会社村田制作所

地址 日本京都府

(72)发明人 大部功 吉田茂

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 舒艳君 李洋

(51)Int.Cl.
H01L 21/331(2006.01)
H01L 29/737(2006.01)

(56)对比文件
US 2004195588 A1,2004.10.07,
JP 2007145643 A,2007.06.14,
US 2005156194 A1,2005.07.21,

审查员 周天微

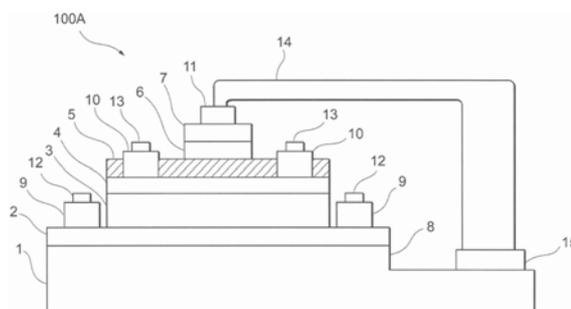
权利要求书1页 说明书7页 附图14页

(54)发明名称

异质结双极晶体管

(57)摘要

本发明实现能够抑制工序控制性的降低以及制造成本的上升的高性能的HBT。该HBT是在GaAs基板上具有发射极层、基极层、以及集电极层的异质结双极晶体管,发射极层由InGaP构成,基极层由具有与GaAs大致晶格匹配的组成的GaAsPBi构成。



1. 一种异质结双极晶体管,是在GaAs基板上具有发射极层、基极层、以及集电极层的异质结双极晶体管,其中,

上述发射极层由InGaP构成,

上述基极层由具有与GaAs大致晶格匹配的组成的GaAsPBi构成,

上述基极层的 $\text{GaAs}_{(1-Y-Z)}\text{P}_{(Y)}\text{Bi}_{(Z)}$ 的组成为 $0 < Z \leq 0.07$ 。

2. 根据权利要求1所述的异质结双极晶体管,其中,

上述基极层的GaAsPBi的晶格常数与GaAs的晶格常数之差在0.12%以内。

3. 根据权利要求1或2所述的异质结双极晶体管,其中,

还具有发射极镇流电阻层。

4. 根据权利要求3所述的异质结双极晶体管,其中,

上述发射极镇流电阻层由AlGaAs构成。

5. 一种异质结双极晶体管,其中,

该异质结双极晶体管通过权利要求1~4中任意一项所述的异质结双极晶体管并联连接而构成。

6. 一种功率放大模块,其中,

具备权利要求1~5中任意一项所述的异质结双极晶体管作为功率放大元件。

异质结双极晶体管

技术领域

[0001] 本发明涉及异质结双极晶体管。

背景技术

[0002] 作为移动电话等移动体通信终端中的主要的部件之一有功率放大器 (Power Amplifier)。而且,作为功率放大器用的半导体器件,一般使用效率以及线性较高、电流驱动能力优异的异质结双极晶体管 (HBT:Heterojunction Bipolar Transistor)。

[0003] 由于移动体通信终端主要是民用,所以对HBT强烈地要求低价格化,要求不使用InP等高价基板而使用廉价的GaAs基板来进行制造。因此,迫切期望使用了GaAs基板的高性能的HBT的开发。

[0004] 例如,专利文献1中公开了用于HBT的高性能化的技术。具体而言,在专利文献1公开了一种与基极电阻的降低以及偏移电压(offset voltage) (开始流通集电极电流 I_c 的电压 V_{CE})的降低有关的技术。

[0005] 专利文献1:日本特开2004-71669号公报

[0006] 为了降低基极电阻,重要的是提高基极层的价带顶(valence band edge) E_v 的能级,降低向基极层的肖特基势垒。另外,为了降低偏移电压,重要的是减小在发射极层与基极层之间产生的导带底(conduction band edge) E_c 的导带偏移(conduction-band offset) ΔE_c 。

[0007] 例如,专利文献1中公开了为了降低基极电阻,而对基极层使用GaAsBi的构成。由于GaAsBi与GaAs相比价带顶 E_v 的能级提高,所以向基极层的肖特基势垒降低,另外,由于空穴的移动度变大,所以可降低基极电阻。

[0008] 另外,专利文献1中公开了为了降低基极电阻以及偏移电压双方,而对基极层使用GaAsBiN,对发射极层使用GaAs的构成。由于GaAs与InGaP相比导带底 E_c 的能级降低,所以GaAs发射极层与GaAsBiN基极层的导带底的导带偏移 ΔE_c 变小,由于针对电子的能垒降低,所以偏移电压也降低。由此,能够降低基极电阻以及偏移电压双方,但由于需要同时变更发射极层的材料和基极层的材料、在发射极台面型蚀刻(emitter mesa etching)中不能使用选择蚀刻等,所以工序控制性降低。

[0009] 另外,专利文献1也公开了使发射极层为n-GaAs第一发射极层、n-InGaP蚀刻停止层、以及n-GaAs第二发射极层的三层结构的构成。然而,在该构成的情况下,由于外延生长变得复杂,所以导致HBT的制造成本上升。

发明内容

[0010] 本发明是鉴于上述情况为完成的,其目的在于,实现能够抑制工序控制性的降低以及制造成本的上升的高性能的HBT。

[0011] 为了解决上述课题,本发明的一个方面所涉及的异质结双极晶体管是在GaAs基板上具有发射极层、基极层、以及集电极层的异质结双极晶体管,发射极层由InGaP构成,基极

层由具有与GaAs大致晶格匹配的组成的GaAsPBi构成。

[0012] 根据本发明,能够实现可抑制工序控制性的降低以及制造成本的上升的高性能的HBT。

附图说明

[0013] 图1是作为本发明的一个实施方式的HBT100A的俯视图。

[0014] 图2是图1所示的A—A'处的HBT100A的剖视图。

[0015] 图3是表示 $\text{GaAs}_{(1-Y-Z)}\text{P}_Y\text{Bi}_Z$ 的晶格常数的对P以及Bi的组成的依存性的图表。

[0016] 图4是表示半导体的导带底 E_c 以及价带顶 E_v 的能级的图表。

[0017] 图5是包含InGaP发射极层、GaAs基极层、以及GaAs集电极层的一般的HBT中的能带的示意图。

[0018] 图6是包含发射极层5 (n型InGaP)、GaAsPBi基极层4、以及集电极层3 (n型GaAs)的HBT100A中的能带的示意图。

[0019] 图7是作为本发明的其它的实施方式的HBT100B的剖视图。

[0020] 图8是作为本发明的其它的实施方式的HBT100C的剖视图。

[0021] 图9是作为本发明的其它的实施方式的HBT100D的俯视图。

[0022] 图10是图9所示的B—B'处的HBT100D的剖视图。

[0023] 图11A是表示HBT100D的制造工序的一部分的图。

[0024] 图11B是表示HBT100D的制造工序的一部分的图。

[0025] 图11C是表示HBT100D的制造工序的一部分的图。

[0026] 图11D是表示HBT100D的制造工序的一部分的图。

[0027] 图11E是表示HBT100D的制造工序的一部分的图。

[0028] 图11F是表示HBT100D的制造工序的一部分的图。

[0029] 图11G是表示HBT100D的制造工序的一部分的图。

[0030] 图11H是表示HBT100D的制造工序的一部分的图。

[0031] 图11I是表示HBT100D的制造工序的一部分的图。

[0032] 图12是表示使用HBT100A~100D的任意一个作为功率放大元件的功率放大模块300的构成的一个例子的图。

[0033] 图13是表示在功率放大模块300中安装了HBT100 (HBT100A~100D的任意一个)的状态的一个例子的剖视图。

具体实施方式

[0034] 以下,参照附图对本发明的一个实施方式进行说明。图1是作为本发明的一个实施方式的HBT100A的俯视图。另外,图2是图1所示的A—A'处的HBT100A的剖视图。如图1以及图2所示,在HBT100A中,在GaAs基板1上层叠有子集电极层2 (n型GaAs) (例如, Si掺杂浓度 $5 \times 10^{18} \text{cm}^{-3}$,膜厚 $0.6 \mu\text{m}$)、集电极层3 (n型GaAs) (例如, Si掺杂浓度 $1 \times 10^{16} \text{cm}^{-3}$,膜厚 $1.0 \mu\text{m}$)、p型GaAsPBi基极层4 (例如, C浓度 $2 \times 10^{19} \text{cm}^{-3}$,膜厚 150nm)、以及发射极层5 (n型InGaP) (例如, InP摩尔比 0.48 , Si掺杂浓度 $3 \times 10^{17} \text{cm}^{-3}$,膜厚 30nm)。另外,经由发射极层5,配置有基极电极10。

[0035] 并且,在发射极层5上设置有接触层6(n型GaAs)(例如,Si掺杂浓度 $5 \times 10^{18} \text{cm}^{-3}$,膜厚50nm)、和n型InGaAs接触层7(例如,InAs摩尔比0.5,Si掺杂浓度 $1 \times 10^{19} \text{cm}^{-3}$,膜厚50nm)。

[0036] 在接触层7上配置有发射极电极11,在子集电极层2上配置有集电极电极9。这里,示出集电极电极9、基极电极10、以及发射极电极11的具体例。集电极电极9例如层叠AuGe(例如,膜厚60nm)/Ni(例如,膜厚10nm)/Au(例如,膜厚200nm)而成。另外,基极电极10例如层叠Ti(例如,膜厚50nm)/Pt(例如,膜厚50nm)/Au(例如,膜厚200nm)而成。另外,发射极电极11例如是WSi(例如,Si摩尔比0.3,膜厚 $0.3 \mu\text{m}$)。

[0037] 集电极电极9经由集电极布线12与图1所示的金属垫(metal pad)17连接。另外,基极电极10经由基极布线13与图1所示的金属垫16连接。另外,发射极电极11经由发射极布线14与图1所示的金属垫15连接。金属垫15~17为了HBT100A的与外部的电连接而使用。

[0038] 在HBT100A中,基极层4由具有与GaAs大致晶格匹配的组成的GaAsPBi形成。对与GaAs大致晶格匹配的GaAsPBi的组成进行说明。

[0039] 图3是表示GaAs_(1-Y-Z)P_YBi_(Z)的晶格常数的对P以及Bi的组成的依存性的图表。在图3中,纵轴是P的组成Y,横轴是Bi的组成Z。另外,在图3中,Y=Z=0的点(左下的原点)表示GaAs的晶格常数 **5.6533Å**。如图3所示,通过使GaAs_(1-Y-Z)P_YBi_(Z)的组成为Y=3.3×Z的关系,能够使GaAsPBi与GaAs大致晶格匹配。

[0040] 此外,基极层4的GaAsPBi的组成并不需要严格地满足Y=3.3×Z的关系,而能够使基极层4的GaAsPBi的晶格常数与GaAs的晶格常数之差例如在0.12%以内。0.12%是作为与GaAs大致晶格匹配的物质而有实际成果的AlGaAs的晶格常数与GaAs的晶格常数之差。

[0041] 这样,在HBT100A中,基极层4与GaAs大致晶格匹配。因此,能够抑制晶格畸变并使基极层4增厚。由此,能够使基极电阻降低。

[0042] 并且,在HBT100A中,通过使基极层4为GaAsPBi,能够使偏移电压降低。对其理由进行说明。图4是表示半导体的导带底E_c以及价带顶E_v的能级的图表。在图4中,纵轴是将GaAs的价带顶的能量设为零的情况下的相对值。另外,横轴是与GaAs大致晶格匹配的GaAs_(1-Y-Z)P_YBi_(Z)中的Bi的组成Z。在图4中,C1以及V1分别是与GaAs大致晶格匹配的InGaP的导带底以及价带顶的能级。另外,C2以及V2分别是GaAs的导带底以及价带顶的能级。另外,C3以及V3分别是与GaAs大致晶格匹配的GaAsPBi的导带底以及价带顶的能级。

[0043] 如图4所示,GaAsPBi的导带底的能级(C3)随着Bi的组成Z的增加而提高。而且,GaAsPBi的导带底的能级(C3)在Z≈0.07时,与InGaP的导带底的能级(C1)相等。即,在发射极层5为InGaP、基极层4为GaAsPBi的HBT100A中,随着Bi的组成Z的增加,导带底的导带偏移ΔE_c变小,且在Z≈0.07时导带底的导带偏移ΔE_c为零。由此,在HBT100A中,能够使偏移电压降低。

[0044] 另外,如图4所示,GaAsPBi的价带顶的能级(V3)也随着Bi的组成Z的增加而提高,比GaAs的价带顶的能级(V2)高。即,在发射极层5为InGaP、基极层4为GaAsPBi的HBT100A中,与使基极层为GaAs的情况相比,能够降低向基极层的肖特基势垒。由此,能够使基极电阻降低。另外,与使基极层为GaAs的情况相比较,能够增大价带顶的导带偏移ΔE_v,能够改善电流放大率的温度特性。

[0045] 在HBT100A中,通过能带的示意图对能够实现基极电阻以及偏移电压的降低进行说明。图5是包含InGaP发射极层、GaAs基极层、以及GaAs集电极层的一般的HBT中的能带的

示意图。图6是包含InGaP发射极层5、与GaAs大致晶格匹配的Bi组成 $Z \approx 0.07$ 的GaAsPBi基极层4、以及GaAs集电极层3的HBT100A中的能带的示意图。

[0046] 如图5所示,在一般的HBT中,发射极层与基极层之间的成为导带底的导带偏移的 ΔE_{c-eb} 大约为0.16eV,价带顶的导带偏移 ΔE_{v-eb} 大约为0.33eV。

[0047] 如图6所示,在HBT100A中,发射极层5与基极层4之间的导带底的导带偏移 ΔE_{c-eb} 几乎为零。因此,在HBT100A中,与一般的HBT相比较,能够使偏移电压降低。另外,在HBT100A中,发射极层5与基极层4之间的价带顶的导带偏移 ΔE_{v-eb} 大约为0.71eV。因此,在HBT100A中,与一般的HBT相比较,能够降低基极电阻。另外,在HBT100A中,也能够改善电流放大率的温度特性。此外,虽然在图6中以Bi组成 $Z \approx 0.07$ 的GaAsPBi基极层为例进行了说明,但根据图5可知如果Bi组成 Z 满足 $0 < Z \leq 0.07$ 则有相同的效果。

[0048] 另外,在HBT100A中,作为发射极层5,使用能够进行选择湿式蚀刻的InGaP的单层膜。因此,在HBT100A中,与一般的HBT相比较,不会降低工序控制性,外延多层膜结构也不会变得复杂。因此,根据HBT100A,能够实现可抑制工序控制性的降低以及制造成本的上升的高性能的HBT。

[0049] 图7是作为本发明的其它的实施方式的HBT100B的剖视图。此外,由于俯视图与图1相同所以省略。另外,对与图2所示的HBT100A相同的构成附加相同的附图标记并省略说明。

[0050] HBT100B除了在HBT100A中的发射极层5以及接触层6之间设置有n型AlGaAs发射极镇流电阻层20(例如,AlAs摩尔比0.33,Si掺杂浓度 $1 \times 10^{17} \text{cm}^{-3}$,膜厚120nm)这一点之外,具有与HBT100A相同的构成。此外,发射极镇流电阻层20不需要为单层,也可以是双层以上的多层结构。

[0051] 在HBT100B中,通过基极层4使用GaAsPBi,能够与HBT100A相同,实现能够抑制工序控制性的降低以及制造成本的上升的高性能的HBT。另外,在HBT100B中,通过设置有发射极镇流电阻层20,从而能够抑制发热所引起的集电极电流的急剧的增加、即热失控特性。

[0052] 图8是作为本发明的其它的实施方式的HBT100C的剖视图。此外,由于俯视图与图1相同所以省略。另外,对与图7所示的HBT100B相同的构成附加相同的附图标记并省略说明。

[0053] HBT100C除了在HBT100B中的发射极层5以及发射极镇流电阻层20之间设置有组分渐变层(graded composition layer)30a(n型AlGaAs)(例如,Si掺杂浓度 $1 \times 10^{17} \text{cm}^{-3}$,膜厚90nm),并在HBT100B中的发射极镇流电阻层20以及接触层6之间设置有组分渐变层30b(n型AlGaAs)(例如,Si掺杂浓度 $1 \times 10^{17} \text{cm}^{-3}$,膜厚90nm)这一点之外,具有与HBT100B相同的构成。

[0054] 这里,组分渐变层30a为了在发射极层5以及发射极镇流电阻层20之间使AlAs摩尔比缓缓地变化而设置。例如,组分渐变层30a中的AlAs摩尔比在与发射极层5接触的部分为零,在与发射极镇流电阻层20接触的部分为0.33,在其间直线地变化。同样,组分渐变层30b为了在发射极镇流电阻层20以及接触层6之间使AlAs摩尔比缓缓地变化而设置。例如,组分渐变层30b中的AlAs摩尔比在与发射极镇流电阻层20接触的部分为0.33,在与接触层6接触的部分为零,在其间直线地变化。

[0055] 在这样的HBT100C中,也通过基极层4使用GaAsPBi,从而能够与HBT100A相同,实现能够抑制工序控制性的降低以及制造成本的上升的高性能的HBT。另外,在HBT100C中,通过设置有发射极镇流电阻层20以及组分渐变层30a、30b,从而能够抑制发热所引起的集电极

电流的急剧的增加、即热失控特性。

[0056] 图9是作为本发明的其它的实施方式的HBT100D的俯视图。另外,图10是图9所示的B—B'处的HBT100D的剖视图。此外,对与图1所示的HBT100A相同的构成附加相同的附图标记并省略说明。

[0057] HBT100D具有以HBT100A为单位HBT,多个单位HBT并联连接的构成。在HBT100D中,通过多个单位HBT并联连接,从而除了与HBT100A相同的效果之外,还能够处理大功率。此外,HBT100B、100C也相同能够通过并联连接来处理大功率。

[0058] 参照图11A~图11I,对HBT100D的制造工序的一个例子进行说明。

[0059] 首先,如图11A所示,通过有机金属气相外延法在半绝缘性的GaAs基板1上层叠子集电极层2(n型GaAs)(例如,Si掺杂浓度 $5 \times 10^{18} \text{cm}^{-3}$,膜厚 $0.6 \mu\text{m}$)、集电极层3(n型GaAs)(例如,Si掺杂浓度 $1 \times 10^{16} \text{cm}^{-3}$,膜厚 $1.0 \mu\text{m}$)、p型GaAs_{0.7}P_{0.23}Bi_{0.07}基极层4(例如,C浓度 $2 \times 10^{19} \text{cm}^{-3}$,膜厚 150nm)、发射极层5(n型InGaP)(例如,InP摩尔比 0.48 ,Si掺杂浓度 $3 \times 10^{17} \text{cm}^{-3}$,膜厚 30nm)、接触层6(n型GaAs)(例如,Si掺杂浓度 $5 \times 10^{18} \text{cm}^{-3}$,膜厚 50nm)、以及接触层7(n型InGaAs)(例如,InAs摩尔比 0.5 ,Si掺杂浓度 $1 \times 10^{19} \text{cm}^{-3}$,膜厚 50nm)。

[0060] 接下来,如图11B所示,使用高频溅射法,在晶圆整个面堆积WSi11(例如,Si摩尔比 0.3 ,膜厚 $0.3 \mu\text{m}$)。

[0061] 接下来,如图11C所示,通过光刻以及使用了CF₄的干式蚀刻来加工发射极电极11(WSi层),形成发射极电极11。

[0062] 其后,如图11D所示,将接触层7以及接触层6加工成所希望的形状,形成发射极区域。例如,发射极区域能够通过光刻以及使用了蚀刻液的选择湿式蚀刻,除去接触层7以及接触层6的不需要的区域来形成。蚀刻液的组成例如能够为磷酸:过氧化氢:水=1:2:40。在随着蚀刻的进行而发射极层5露出的时刻自动地停止蚀刻。

[0063] 接下来,如图11E所示,使用蒸镀/剥离法,贯通发射极层5而在基极层4上形成由Ti(例如,膜厚 50nm)/Pt(例如,膜厚 50nm)/Au(例如,膜厚 200nm)构成的基极电极10。

[0064] 然后,如图11F所示,通过光刻以及湿式蚀刻,除去发射极层5、基极层4、以及集电极层3的不需要的区域,从而使子集电极层2露出,形成基极区域。例如,作为在对发射极层5进行蚀刻的情况下的蚀刻液,能够使用盐酸。该蚀刻是选择湿式蚀刻,在随着蚀刻的进行而基极层4露出的时刻自动地停止蚀刻。另外,对基极层4以及集电极层3进行蚀刻的情况下的蚀刻液的组成例如能够为磷酸:过氧化氢:水=1:2:40。

[0065] 接下来,如图11G所示,使用蒸镀/剥离法,形成集电极电极9,并例如以 350°C 实施三十分分钟合金(ally)。集电极电极9例如是AuGe(例如,膜厚 60nm)/Ni(例如,膜厚 10nm)/Au(例如,膜厚 200nm)的层叠体。

[0066] 接着,如图11H所示,通过湿式蚀刻形成隔离槽8。蚀刻液的组成例如能够为磷酸:过氧化氢:水=1:2:40。

[0067] 最后,如图11I所示,形成将单位HBT间的发射极电极11彼此、基极电极10彼此、集电极电极9彼此连接的布线。

[0068] 以上,通过图11A~图11I所示的技术,能够制造HBT100D。此外,对于HBT100A、HBT100B以及将其并联连接的构成、HBT100C以及将其并联连接的构成,也能够通过使用图11A~图11I所示的技术、和根据需要所追加的一般的技術,而基于抑制工序控制性的降低

以及制造成本的上升的工序,来制造HBT。

[0069] 图12是表示使用HBT100A~100D的任意一个作为功率放大元件的功率放大模块300的构成的一个例子的图。

[0070] 如图12所示,功率放大模块300具有被输入RF (Radio Frequency:射频) 输入信号的输入端子310、对来自输入端子310的输入进行阻抗匹配的匹配电路320、对来自匹配电路320的输出进行放大的放大电路330、对来自放大电路330的输出进行阻抗匹配的匹配电路340、对来自匹配电路340的输出进行放大的放大电路350、对来自放大电路350的输出进行阻抗匹配的匹配电路360、以及将来自匹配电路360的输出作为RF输出信号进行输出的输出端子370。

[0071] 在功率放大模块300中,作为放大电路330、350中的功率放大元件,能够使用HBT100A~100D的任意一个。此外,虽然图12示出了具有两级放大电路的构成,但放大电路的级数并不限定于两级,也可以是一级,也可以是三级以上。

[0072] 图13是表示在功率放大模块300中安装了HBT100 (HBT100A~100D的任意一个) 的状态的一个例子的剖视图。如图13所示,在功率放大模块300中,层叠有安装基板410~412。而且,在安装基板411上形成有HBT100。另外,在安装基板410上,例如形成有匹配电路320、340、360所使用的电容器、电感器等无源元件400、401。并且,在安装基板410~412形成有用于电连接HBT100、无源元件400、401的导体层420~423。

[0073] 这样,能够使用可抑制工序控制性的降低以及制造成本的上升的高性能的HBT100,构成功率放大模块300。

[0074] 以上,对本发明的几个实施方式进行了说明。根据HBT100A~100D,由InGaP形成发射极层,由与GaAs大致晶格匹配的GaAsPBi形成基极层。

[0075] 由此,如图6所示,能够使发射极层5与基极层4之间的导带底的导带偏移 ΔE_{C-eb} 几乎为零。因此,在HBT100A~100D中,与一般的HBT相比较,能够降低偏移电压。另外,在HBT100A~100D中,能够使发射极层5与基极层4之间的价带顶的导带偏移 ΔE_{V-eb} 增大。因此,在HBT100A~100D中,与一般的HBT相比较,能够降低基极电阻。

[0076] 另外,在HBT100A~100D中,作为发射极层5,使用能够进行选择湿式蚀刻的InGaP的单层膜。因此,在HBT100A~100D中,与一般的HBT相比较,不会降低工序控制性,外延多层膜结构也不会变得复杂。因此,根据HBT100A~100D,能够实现可抑制工序控制性的降低以及制造成本的上升的高性能的HBT。

[0077] 以上说明的各实施方式是用于使本发明的理解变得容易的实施方式,并不对本发明进行限定解释。本发明在不脱离其主旨的范围内,能够进行变更/改进,并且其等效方式也包含于本发明。即,只要具备本发明的特征,则本领域技术人员对各实施方式适当地施加了设计变更后的实施方式也包含在本发明的范围。例如,各实施方式所具备的各要素及其配置、材料、条件、形状、尺寸等并不限定于例示的方式而能够适当地变更。另外,各实施方式所具备的各要素只要在技术上可能则能够进行组合,将它们组合后的实施方式只要包含本发明的特征则也包含在本发明的范围。

[0078] 附图标记说明

[0079] 1...GaAs基板,2...子集电极层 (n型GaAs),3...n型GaAs集电极层 (n型GaAs),4...p型GaAsPBi基极层,5...发射极层 (n型InGaP),6...接触层 (n型GaAs),7...接触层 (n型InGaAs),

8...隔离槽,9...集电极电极,10...基极电极,11...发射极电极,12...集电极布线,13...基极布线,14...发射极布线,15~17...金属垫,100A~100D...异质结双极晶体管(HBT),20...发射极镇流电阻层,30a、30b...组分渐变层,300...功率放大模块,310...输入端子,320、340、360...匹配电路,330、350...放大电路,370...输出端子,400、401...无源元件,410~412...安装基板,420~423...导体层。

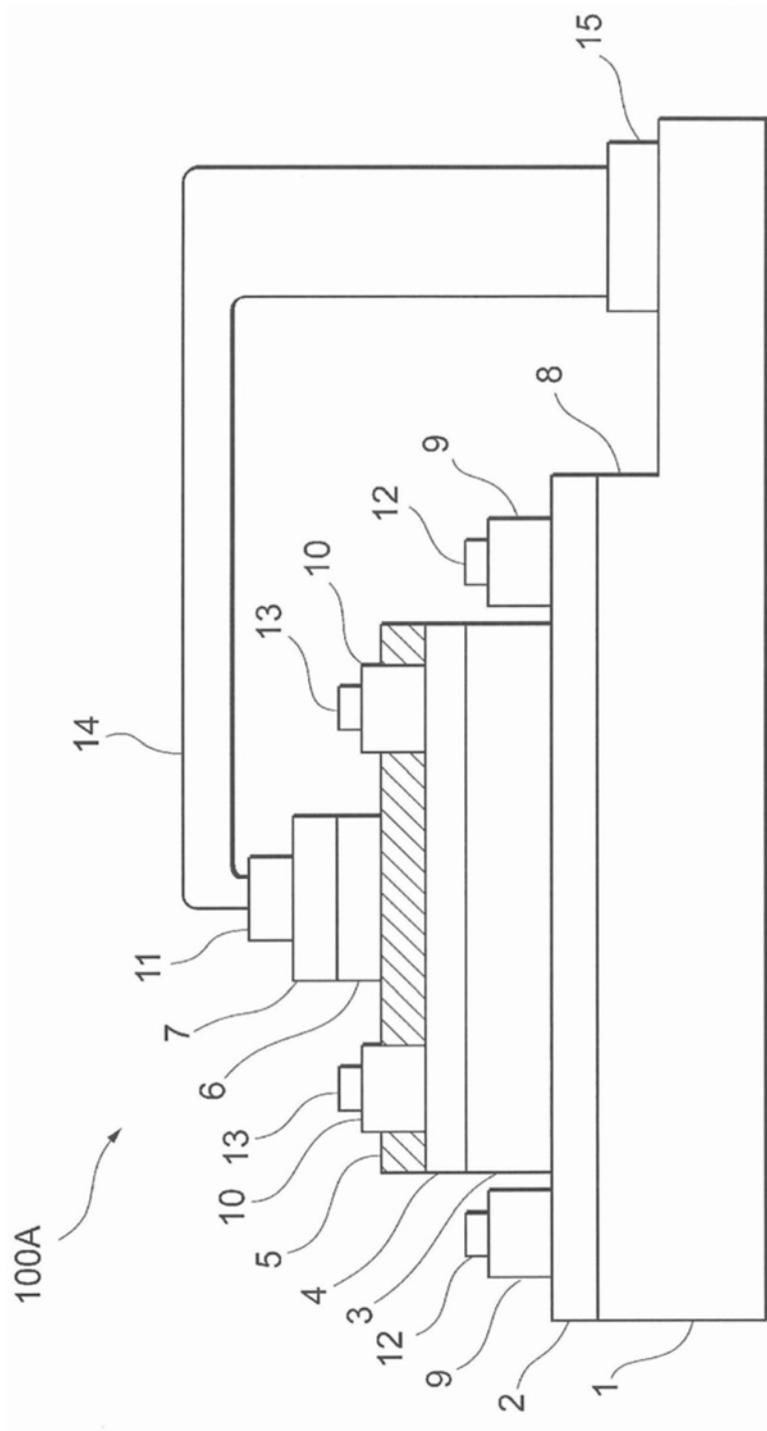


图2

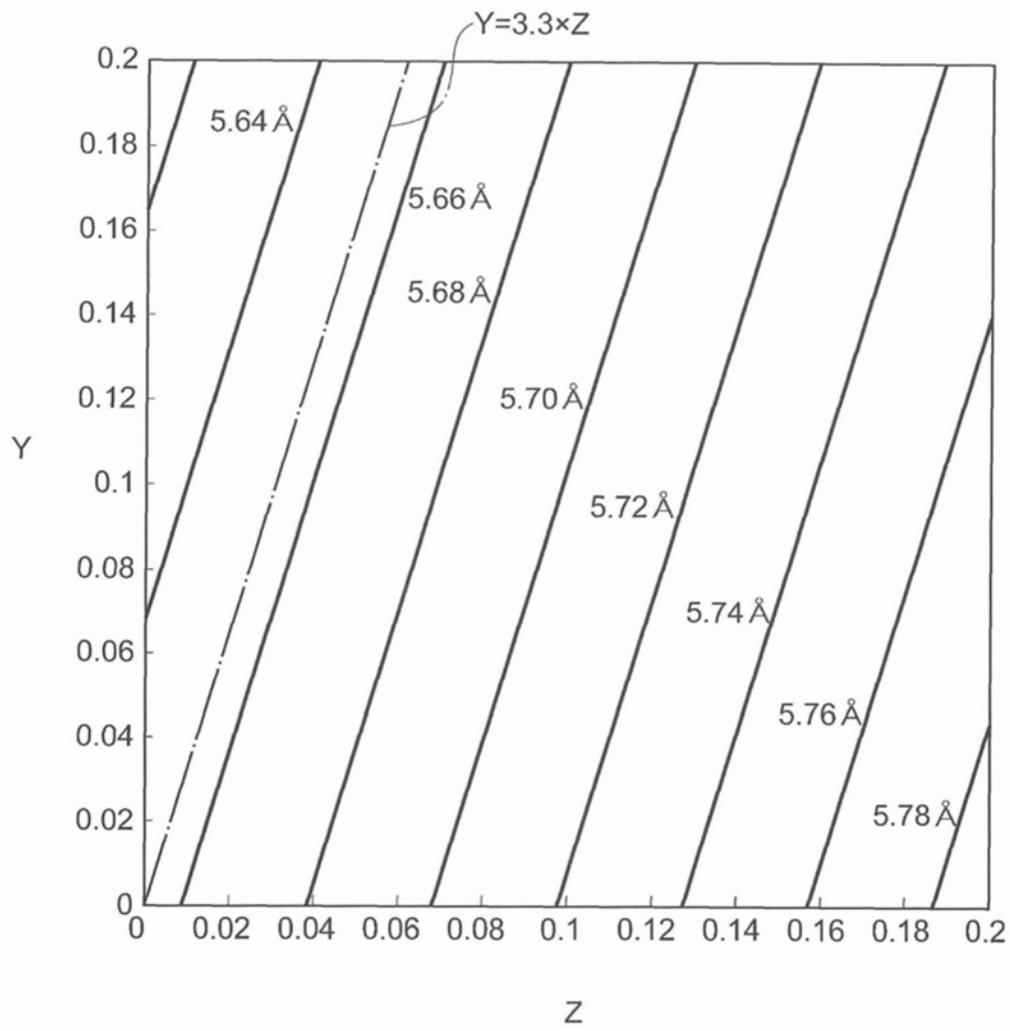


图3

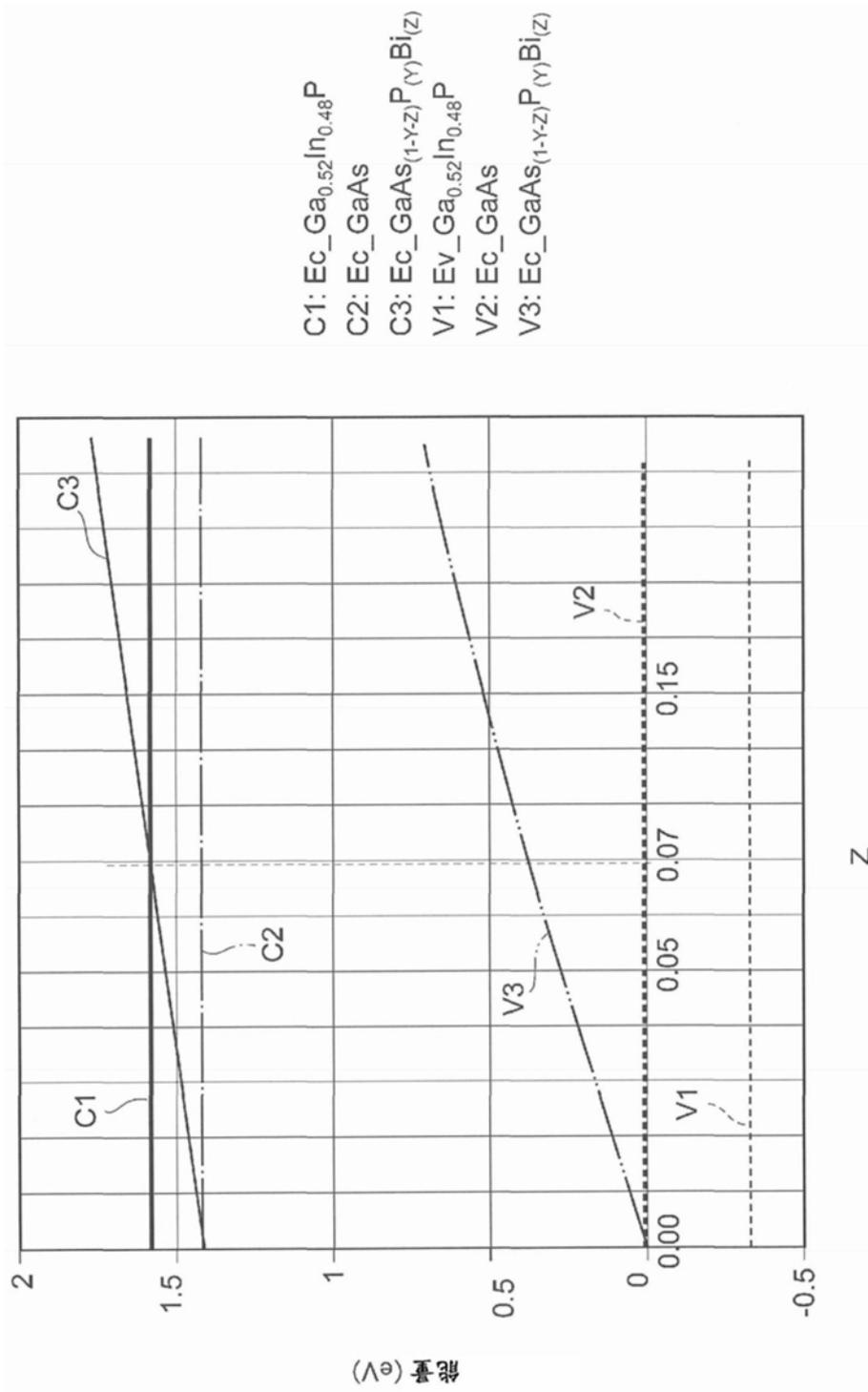


图4

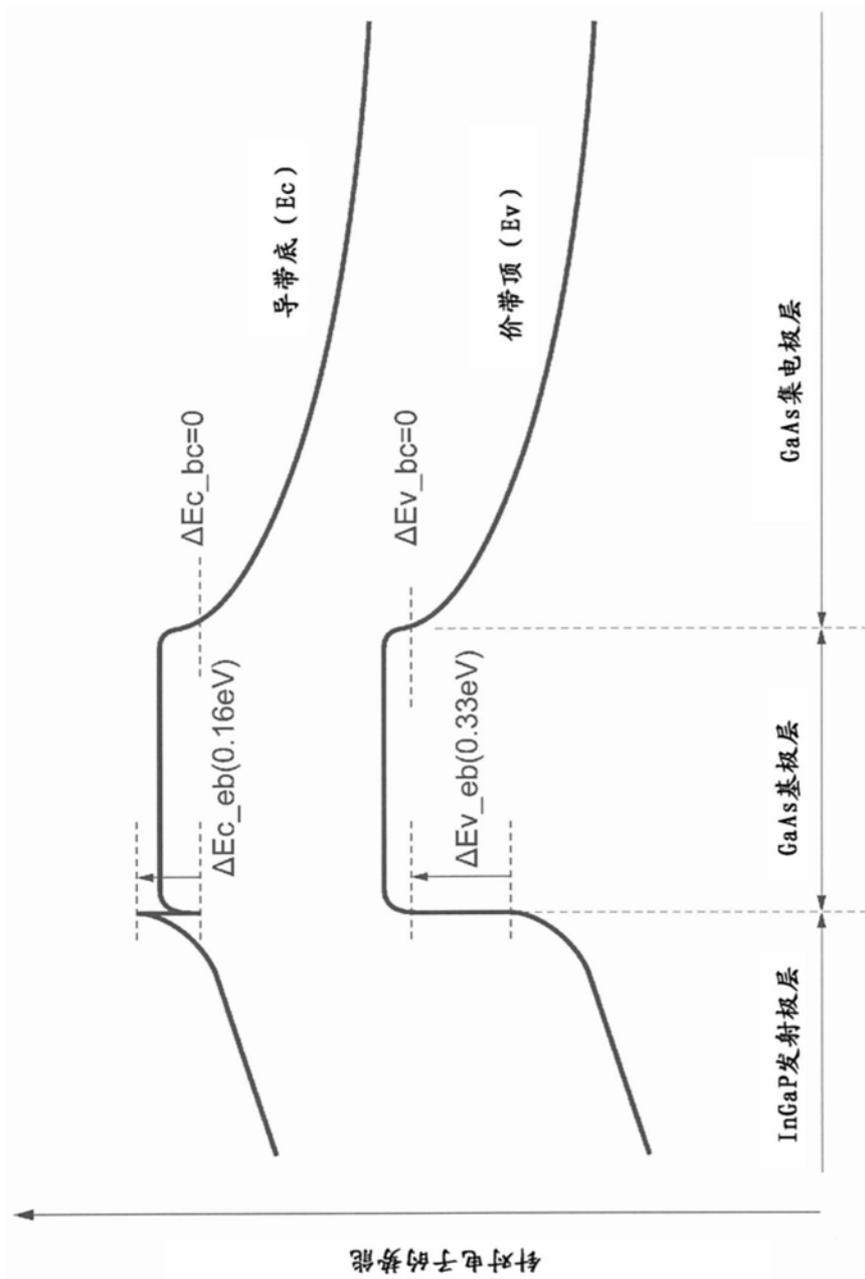


图5

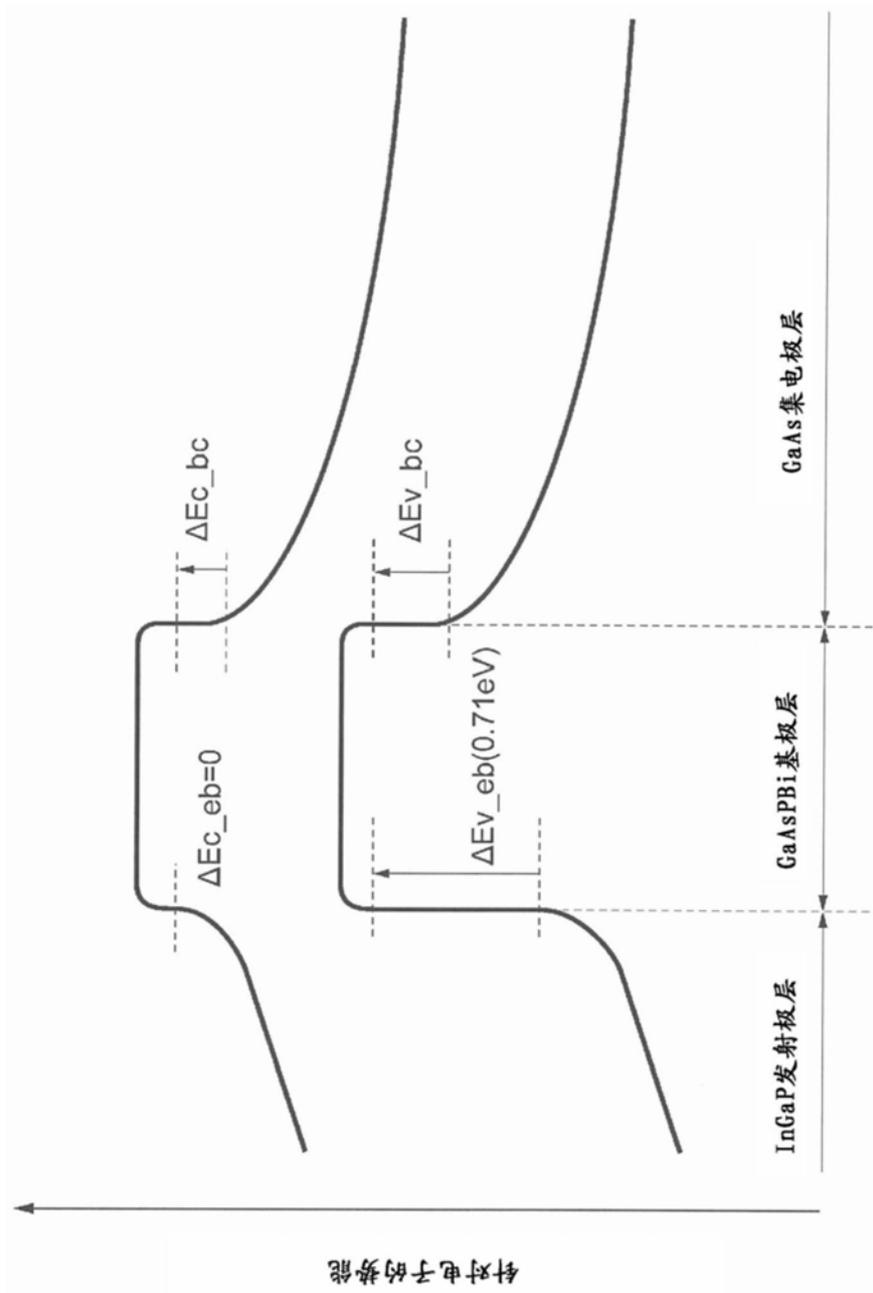


图6

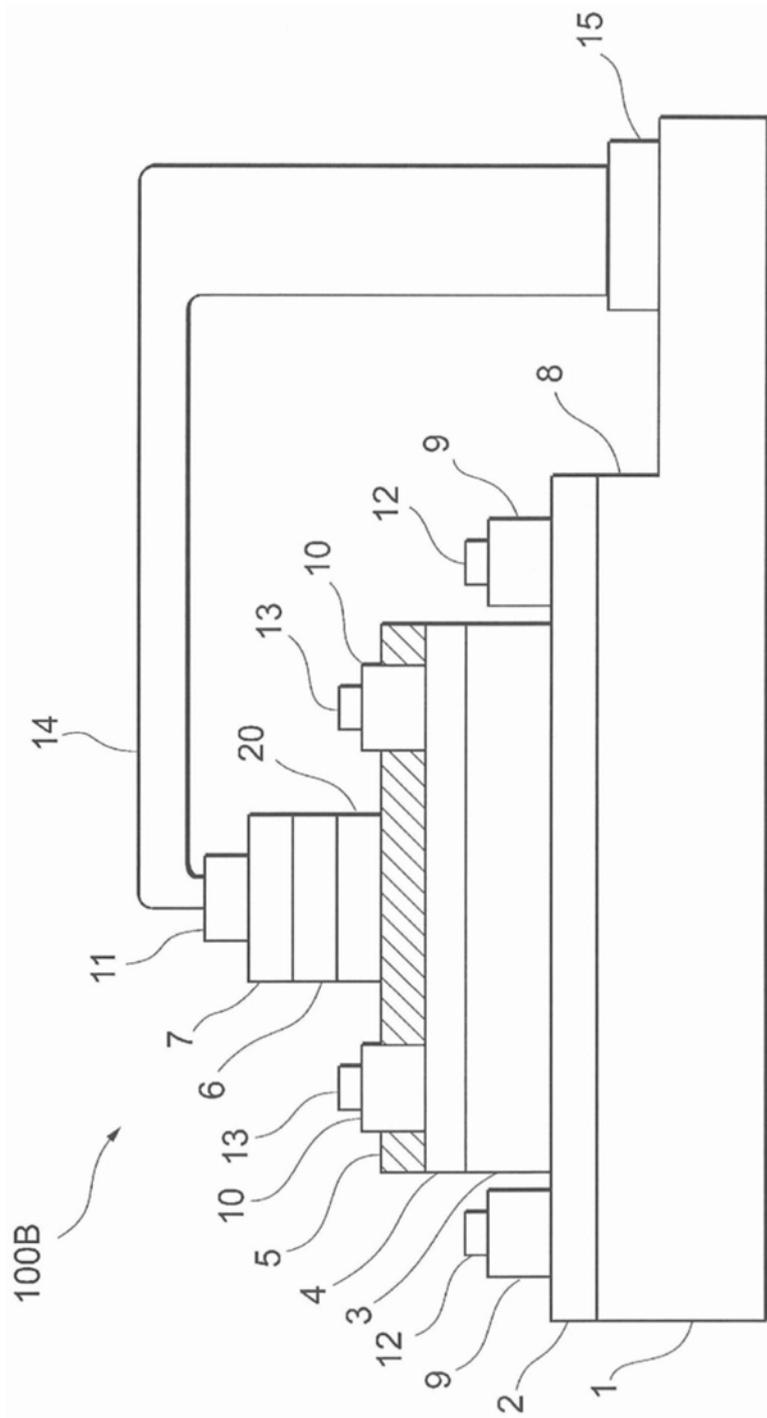


图7

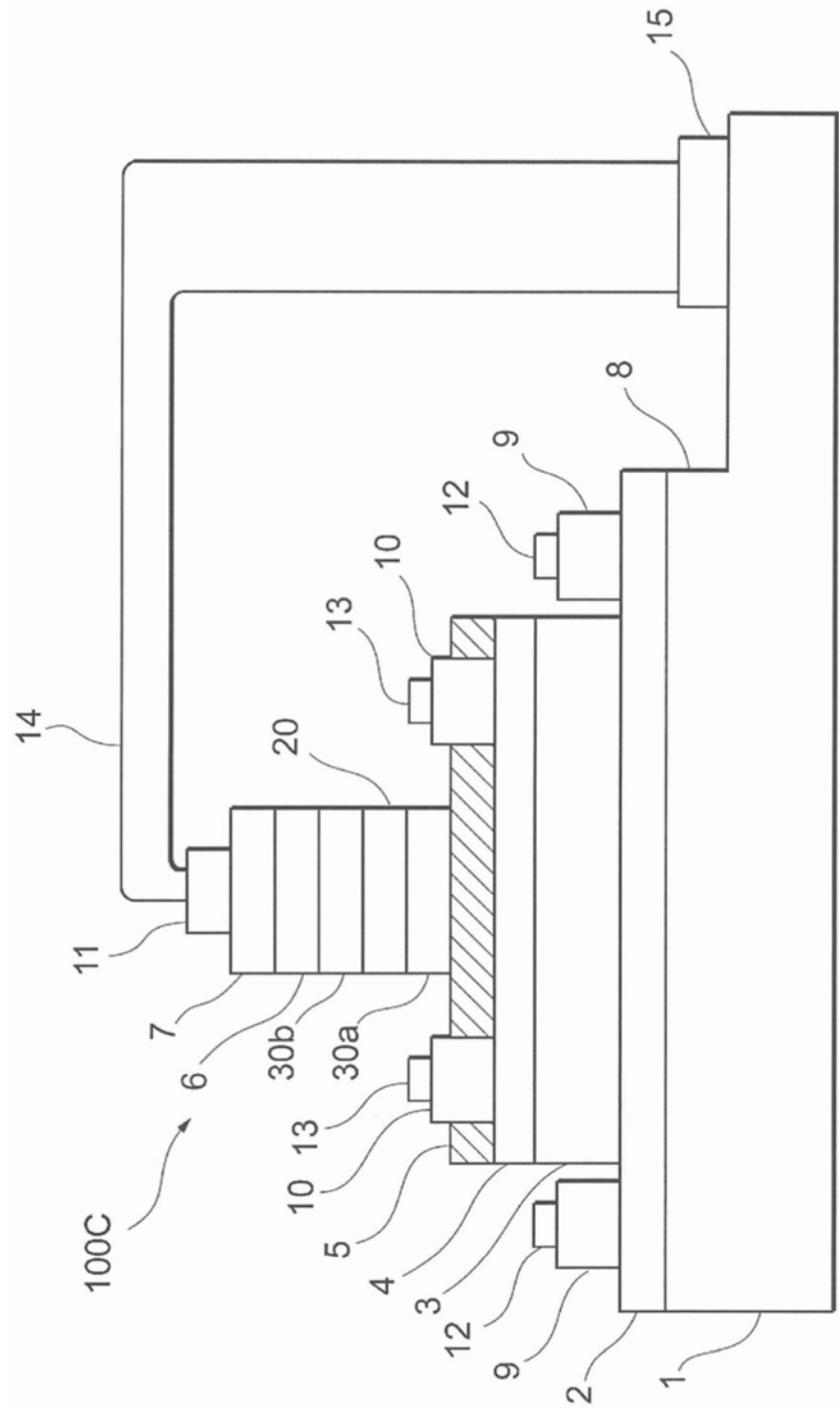


图8

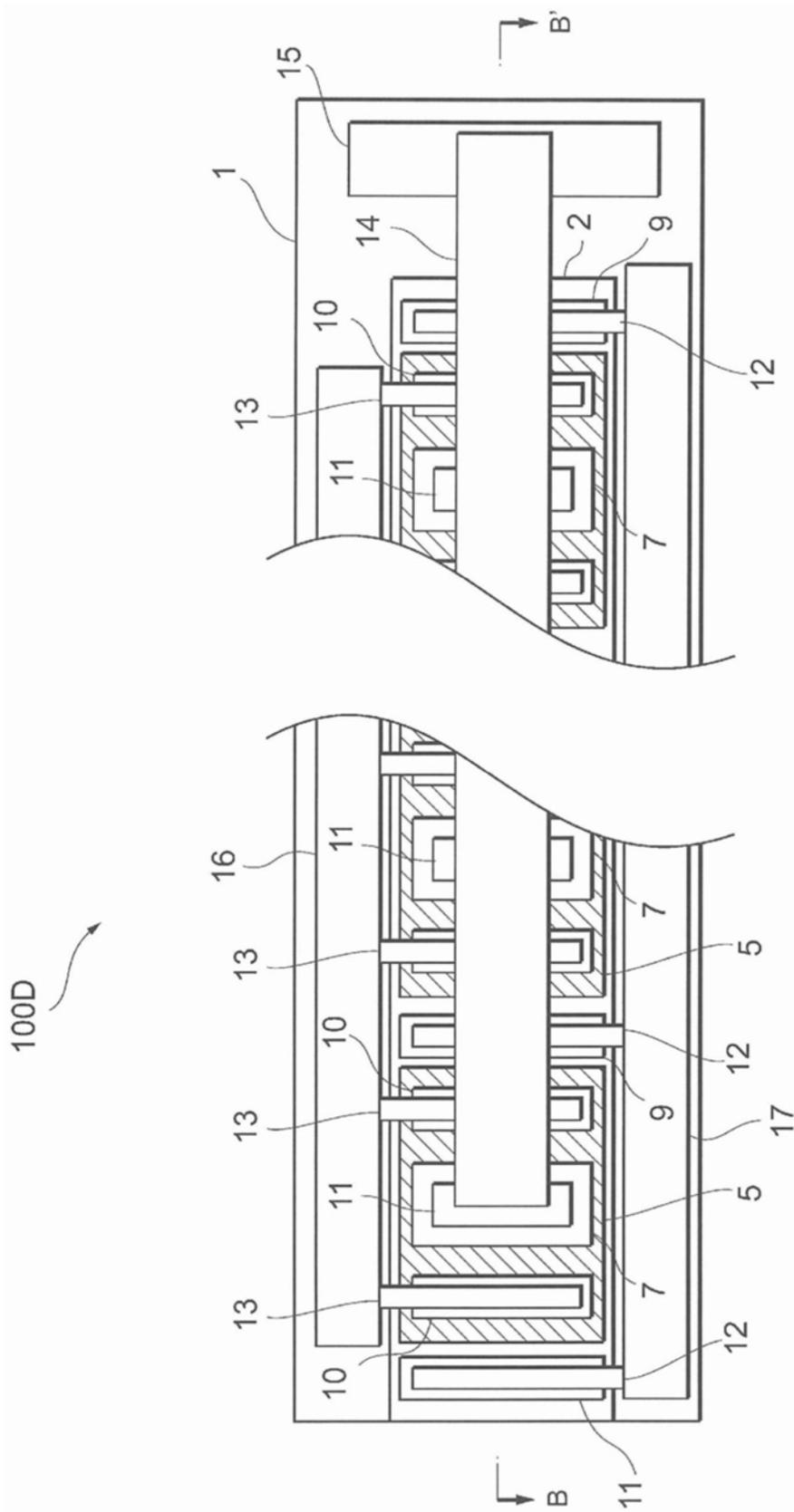


图9

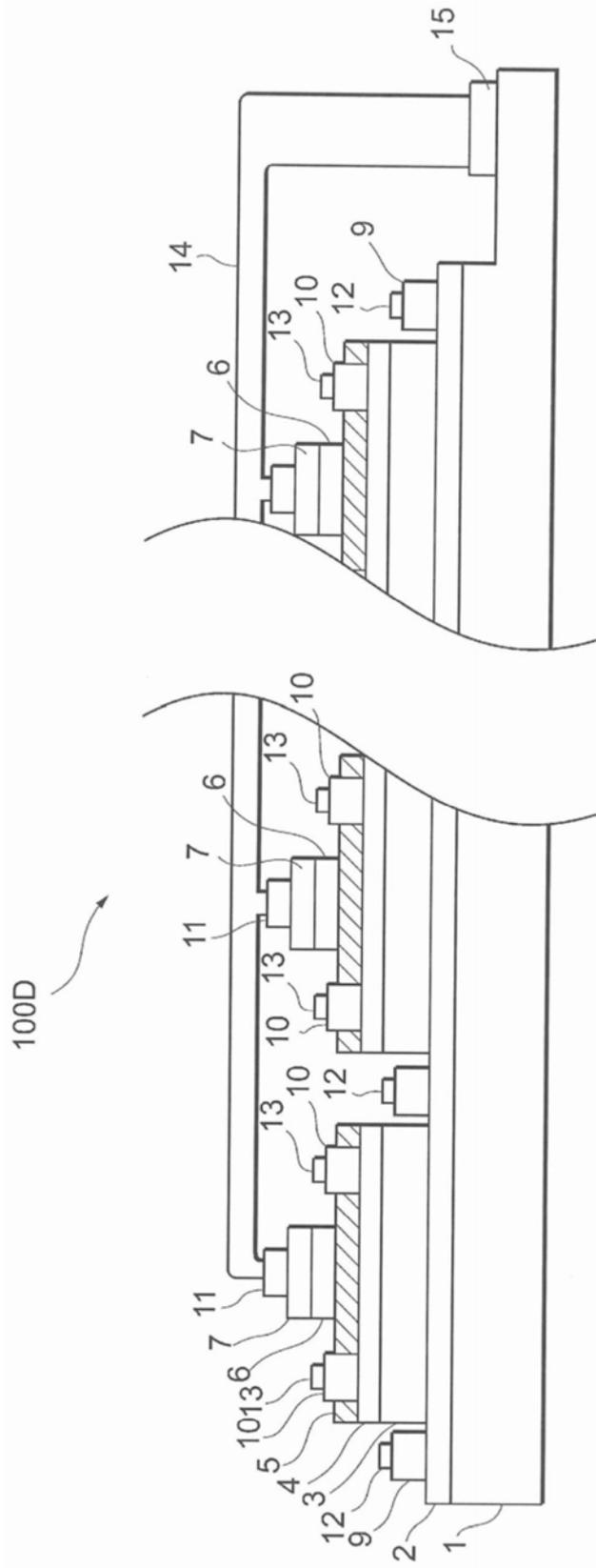


图10

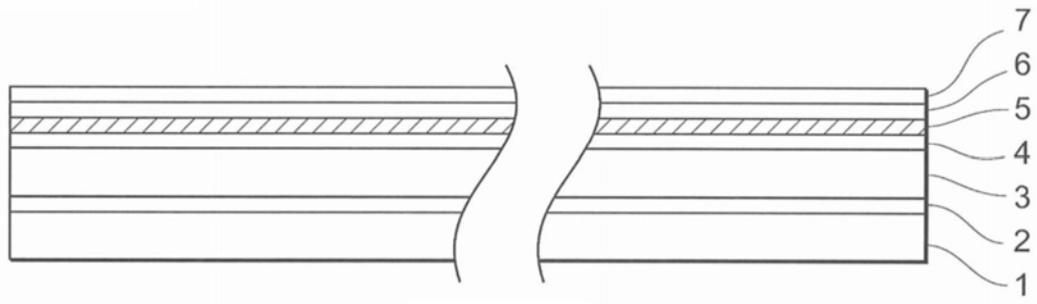


图11A

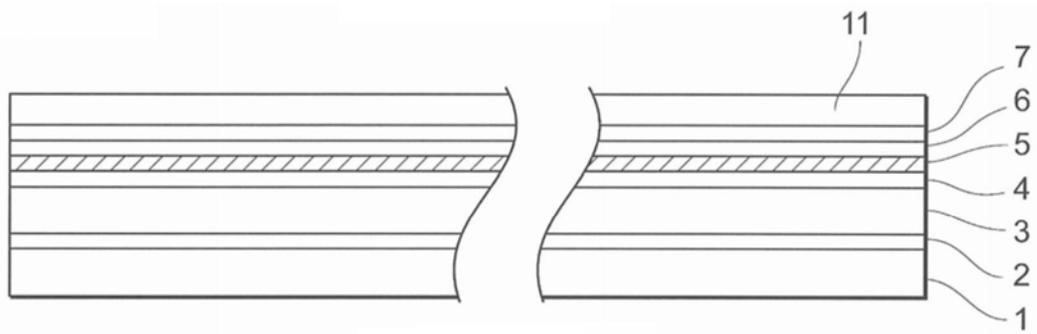


图11B

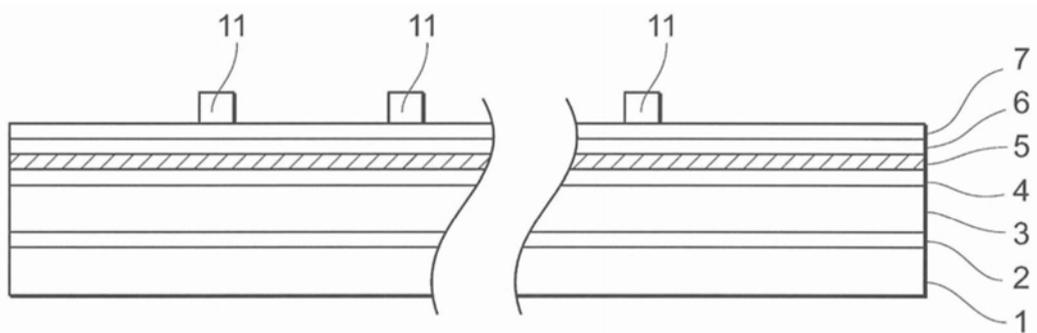


图11C

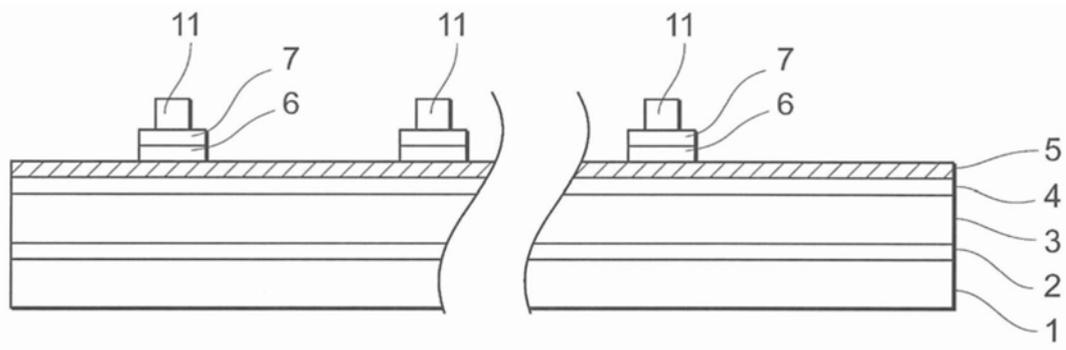


图11D

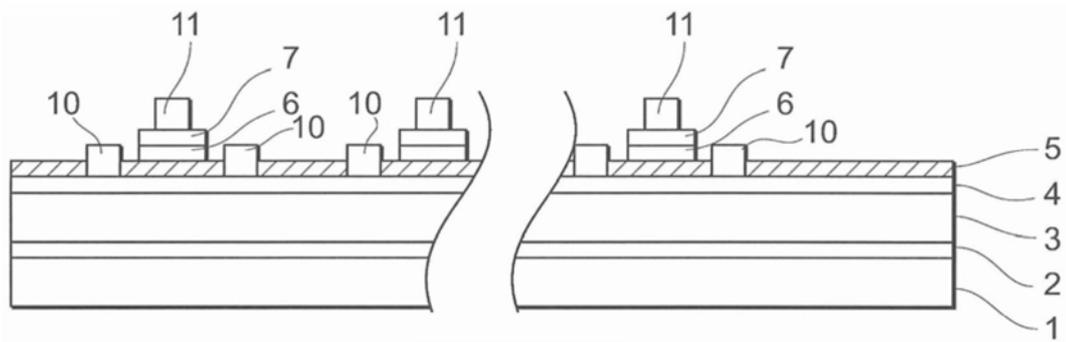


图11E

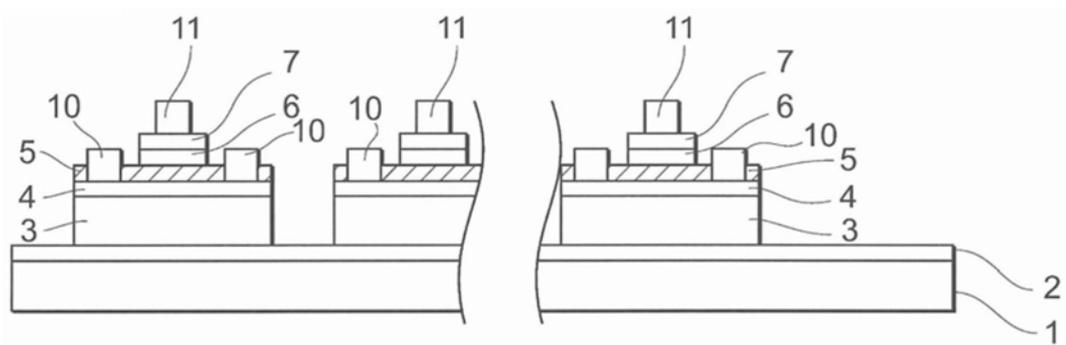


图11F

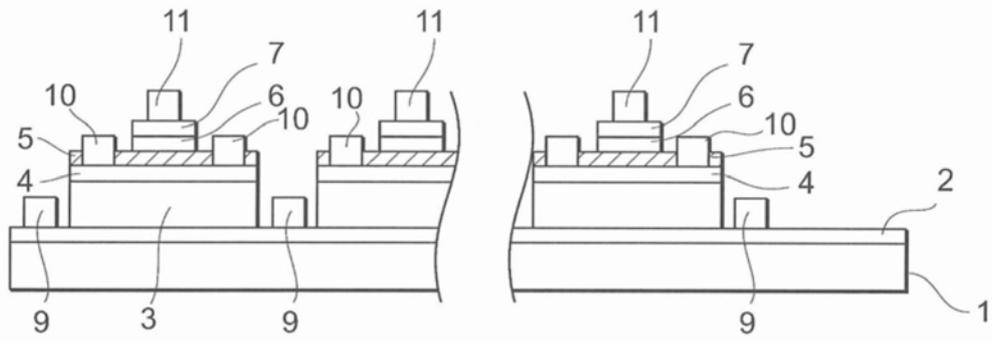


图11G

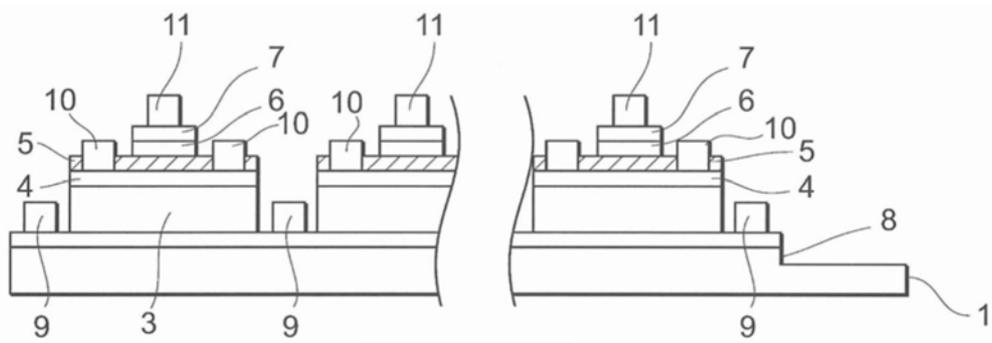


图11H

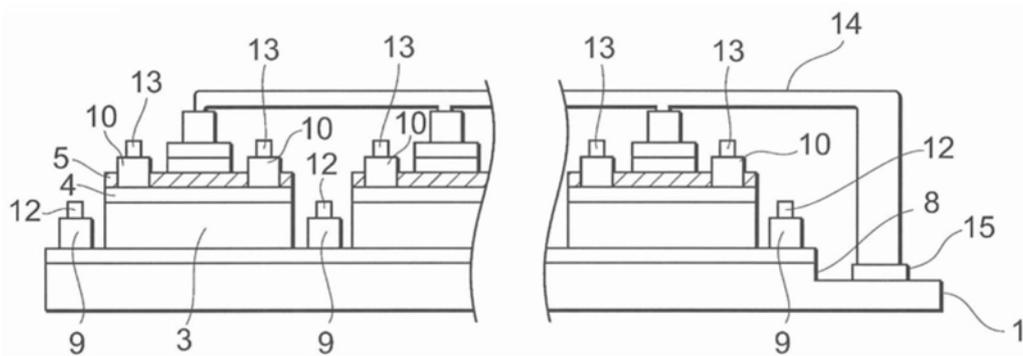


图11I

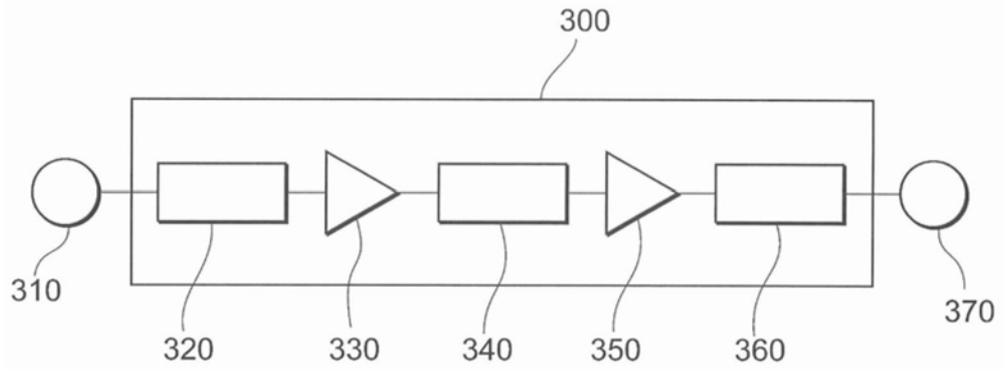


图12

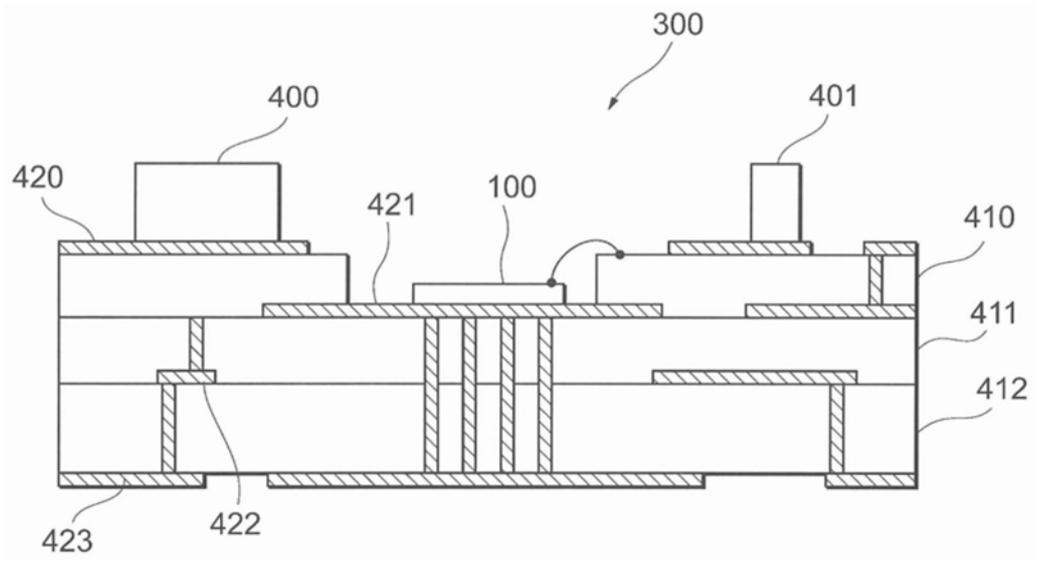


图13